

(調査・研究テーマ：超薄膜 SOI (SOTB) デバイスの超低電圧動作におけるソフトエラー耐性検証)

### 調査・研究報告の要旨

近年の半導体デバイス微細化・低動作電圧化に伴い、放射線に起因するソフトエラーの影響が顕著になっており、これまでのバルクデバイスに代わる超薄膜 SOI (SOTB) デバイスの開発によってその克服が期待されている。SOTB デバイスは図 1 に示すように、バルクデバイスと比較して BOX 層と呼ばれる絶縁体により超低電圧化を実現するものである。低電圧で動作させることで消費電力を抑制可能だが、動作電圧の低下はソフトエラー耐性の低下を招く恐れがあった。

本研究では、SOTB デバイスで試作した SRAM テストチップのソフトエラー耐性を実験・シミュレーションの点から評価した。テストチップを用いた放射線加速実験の結果、SOTB SRAM のソフトエラー率が従来のバルクデバイスと比較してアルファ線起因ソフトエラー (SEU) を 0.22 倍に低減していることを確認した (図 2)。動作電圧の低下はソフトエラー耐性を低下させるものの、SOTB SRAM の超低電圧 (0.4V) におけるソフトエラー率は、バルク SRAM の通常電圧 (1.0V) におけるソフトエラー率と同等である。この実験から、SOTB デバイスがバルクデバイスの通常動作時と同等のソフトエラー耐性を保証していることを確認できた。また、SOTB デバイスを模擬したデバイスシミュレーションを実施し、上記測定結果の妥当性について評価した。

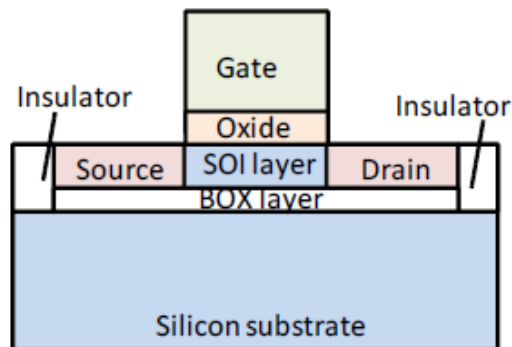


図 1 SOTB デバイスの断面図

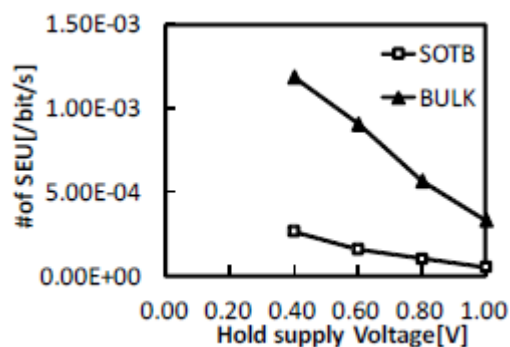


図 2 SOTB/バルクデバイスにおけるアルファ線起因ソフトエラー発生数の電源電圧依存性